

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11055278 A**(43) Date of publication of application: **26 . 02 . 99**

(51) Int. Cl.

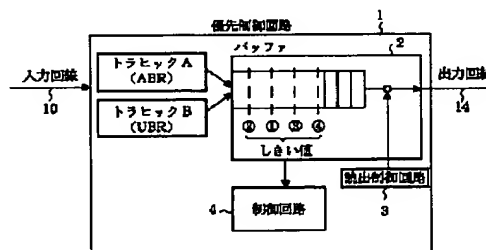
H04L 12/28**H04L 12/56****H04Q 3/00**(21) Application number: **09209298**(22) Date of filing: **04 . 08 . 97**(71) Applicant: **NIPPON TELEGR & TELEPH
CORP <NTT>**(72) Inventor: **TSUBOI SHUNICHI
CHAGI SHINICHIRO
KASAHARA HIDEKI
UEDA HIROMI**(54) **PRIORITY CONTROL CIRCUIT**

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To realize different transfer control on the cells of different service classes through the use of a single buffer by buffering the cells of traffics A and B to the single buffer where plural thresholds can be set and comparing the number of cells accumulated in the buffer with the respective thresholds.

SOLUTION: A priority control circuit 1 accumulates the cells of the traffics A and B in the single buffer 2 among the cells multiplexed in the same line and sends them with a read control circuit 3 by read control. When the accumulated cells exceed the threshold corresponding to the number of the accumulated cells of the traffics A and B provided for the buffer 2, previously decided control is executed and preferential control is executed. In the priority control circuit 1, it is not necessary to provide different buffers for the respective cells of the traffics A and B and priority control is made efficient.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-55278

(43) 公開日 平成11年(1999) 2月26日

(51) Int.Cl.⁹

識別記号

F I

H 0 4 L 12/28

H 0 4 L 11/20

G

12/56

H 0 4 Q 3/00

H 0 4 Q 3/00

H 0 4 L 11/20

1 0 2 A

審査請求 未請求 請求項の数 2 O L (全 9 頁)

(21) 出願番号

特願平9-209298

(22) 出願日

平成9年(1997) 8月4日

(71) 出願人

000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72) 発明者

坪井 俊一

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72) 発明者

茶木 慎一郎

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72) 発明者

笠原 英樹

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(74) 代理人

弁理士 井出 直孝 (外1名)

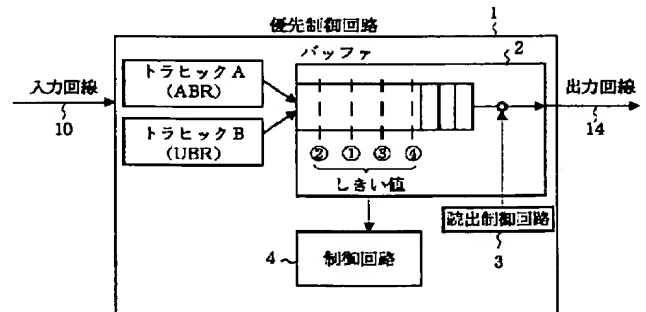
最終頁に続く

(54) 【発明の名称】 優先制御回路

(57) 【要約】

【課題】 サービスクラスの異なるセルの優先制御を行う場合に、サービスクラス毎に異なるバッファが必要となり、その読出制御が複雑になる。

【解決手段】 バッファをただ一つ設け、複数の閾値を設定し、この閾値とセル蓄積数との比較結果にしたがって各サービスクラス毎に異なる転送制御を行う。



しきい値1: ABRトラヒックのレート制御開始
しきい値2: UBRトラヒックのセル蓄積開始
しきい値3: ABRトラヒックのレート制御解除
しきい値4: UBRトラヒックのセル蓄積解除

【特許請求の範囲】

【請求項 1】 複数の異なるサービスクラスのセルが混在して到来する入力回線と、このセルを蓄積するバッファと、このバッファに蓄積されたセルに対し前記異なるサービスクラス毎にそれぞれ異なるサービス品質のセルの転送制御を行う手段とを備えた優先制御回路において、

前記バッファを複数のサービスクラスに対して共通に設け、このバッファには複数のしきい値が設定され、前記転送制御を行う手段は、前記複数のしきい値と前記バッファのセル蓄積数との比較結果にしたがってサービスクラス毎にそれぞれ異なる転送制御を行う手段を含むことを特徴とする優先制御回路。

【請求項 2】 前記複数のサービスクラスは、端末からのセル送出手のレート制御を行うクラスおよびレート制御を行わないクラスであり、レート制御を行わないクラスについてセル廃棄を開始するしきい値を第二しきい値、レート制御を行うクラスのセルについてレート制御を開始するしきい値を第一しきい値、レート制御を行うクラスのセルについてレート制御を解除するしきい値を第三しきい値、レート制御を行わないクラスのセルについてセル廃棄を解除するしきい値を第四しきい値とすると、
第二しきい値 \geq 第一しきい値 \geq 第三しきい値 \geq 第四しきい値

である請求項 1 記載の優先制御回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は A T M (非同期転送モード: Asynchronous Transfer Mode) 通信に利用する。本発明は A T M 網内に異なるサービスクラスのセルが混在して転送されるときセル転送技術に関する。

【0002】

【従来の技術】 広帯域統合サービスディジタル網 (B - I S D N : Broadband-Integrated Services Digital Network) の伝送技術として A T M が用いられる。この A T M は、例えば、石川宏監修/三宅功編「絵とき A T M ネットワークパイブル」(1995 年、株式会社オーム社発行) などに記載されているように、セルと呼ばれる固定長のパケットを単位として情報を転送する技術である。

【0003】 A T M 装置では、複数のセルが同時到着した場合に、セルをバッファに蓄積することにより複数のセルの衝突によるセル損失を回避している。しかし、所定量以上のトラヒックが同時に到来するとバッファ溢れによりセル損失が確率的に発生する。そこで、このような不可避免的に発生するセル損失時に、重要なセルと比較的重要でないセルを区別して制御する優先制御を行う。

【0004】 ここで、重要なセルと比較的重要でないセルとが生じるのは、通信業者とユーザとの契約の上であ

らかじめ設定されるサービスクラスによるものであり、そのセルのヘッダに書込まれる V P I (Virtual Path Identifier) およびまたは V C I (Virtual Channel Identifier) により識別することができる。

【0005】 このような優先制御では、異なるサービスクラスのトラヒックを、そのクラス毎に別々のバッファに蓄積し、読出制御により各クラスの要求品質を満たしている。

【0006】 従来の優先制御回路を図 10 を参照して説明する。図 10 は従来例の優先制御回路 1 の要部ブロック構成図である。優先制御回路 1 は、セルを蓄積するバッファ 30 と、セルの読出制御を行う読出制御回路 3 からなる。ここで、読出制御とは、ラウンドロビンや Weighed Fair などの方法により各バッファ a および b からセルを読出す際に、所定のルール (送信レート) にしたがって読出す制御をいう。

【0007】 バッファ 30 には、A M T レイヤにおいてレート制御を有するトラヒック A (以降、単にトラヒック A と記す) のセルを蓄積するためのバッファ a と、A T M レイヤにおいてレート制御が存在しないトラヒック B (以降、単にトラヒック B と記す) のセルを蓄積するバッファ b とを備えている。

【0008】 具体例を挙げると、A B R (Available Bit Rate) サービスと U B R (Unspecified Bit Rate) サービスとがあり、A B R サービスは、トラヒック状況に応じて端末からのセルの送出手のレートを可変することによりセルの損失を極力抑えるように制御するサービスであって、トラヒックが少ない状況下では端末にレートを上げることがを許可し、ユーザの利便性を向上させることもできるサービスクラスである。U B R サービスはセル損失が補償されないサービスクラスである。

【0009】

【発明が解決しようとする課題】 このような従来の技術では、トラヒック A およびトラヒック B に対して優先制御を実施する場合に、単一のバッファに異なるサービスクラスのセルを蓄積すると、トラヒック B のセルがトラヒック A のセルに対して大きな影響を及ぼす。

【0010】 例えば、トラヒック A のセルに先行してトラヒック B のセルがバッファに多数蓄積されているとき、本来、トラヒック A のセルの廃棄に先立って廃棄されるべきトラヒック B のセルが廃棄されず、後から到着したトラヒック A のセルが廃棄されることがある。したがって、従来の技術では、トラヒック B のセルがトラヒック A のセルに対して影響を及ぼさないようにするために、個別のバッファを用いなければならない。

【0011】 このように、トラヒック A のセルおよびトラヒック B のセルに対し、別々のバッファを設けなければならない、読出制御すべきバッファの数が多くなるため読出制御が複雑になることから、経済的な面から見ても効率が悪い。すなわち、ハードウェアの観点からはバッ

ファの数が多くなり回路が大型化するとともにコストも高くなる。ソフトウェアの観点からは各バッファからのセル送出順序を制御する必要があり制御が複雑化する。

【0012】本発明は、このような背景に行われたものであって、単一のバッファを用いてサービスクラス異なるセルについてそれぞれ異なる転送制御を行うことができる優先制御回路を提供することを目的とする。本発明は、セル送出順序の制御が不要となり、簡単な制御によりサービスクラスの異なるセルについてそれぞれ異なる転送制御を行うことができる優先制御回路を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明の優先制御回路は、トラヒック A および B のセルを、複数のしきい値を設定できる単一の出力バッファにバッファリングし、このバッファに蓄積されたセル数と各しきい値とを比較することにより、異なるサービスクラスのセル転送制御をそれぞれ行うことを最も主要な特徴とする。

【0014】なお、特開平 8-139736 号公報には、単一のバッファ内に複数のしきい値を設けてセルの転送制御を行う技術が開示されているが、異なるサービスクラスのセルを単一のバッファにより扱うことについては言及していない。

【0015】すなわち、複数の異なるサービスクラスのセルが混在して到来する入力回線と、このセルを蓄積するバッファと、このバッファに蓄積されたセルに対し前記異なるサービスクラス毎にそれぞれ異なるサービス品質のセルの転送制御を行う手段とを備えた優先制御回路である。本発明の特徴とするところは、前記バッファを複数のサービスクラスに対して共通に設け、このバッファには複数のしきい値が設定され、前記転送制御を行う手段は、前記複数のしきい値と前記バッファのセル蓄積数との比較結果にしたがってサービスクラス毎にそれぞれ異なる転送制御を行う手段を含むところにある。

【0016】前記複数のサービスクラスは、端末からのセル送出のレート制御を行うクラスおよびレート制御を行わないクラスであり、レート制御を行わないクラスについてセル廃棄を開始するしきい値を第二しきい値、レート制御を行うクラスのセルについてレート制御を開始するしきい値を第一しきい値、レート制御を行うクラスのセルについてレート制御を解除するしきい値を第三しきい値、レート制御を行わないクラスのセルについてセル廃棄を解除するしきい値を第四しきい値とすると、第二しきい値 \geq 第一しきい値 \geq 第三しきい値 \geq 第四しきい値

であることが望ましい。

【0017】

【発明の実施の形態】発明の実施の形態を図 1 を参照して説明する。図 1 は本発明第一実施例の優先制御回路 1 の要部ブロック構成図である。

【0018】本発明は、二つの異なるサービスクラスとしてのトラヒック A および B のセルが混在して到来する入力回線 10 と、このセルを蓄積するバッファ 2 と、このバッファ 2 に蓄積されたセルに対し前記異なるサービスクラス毎にそれぞれ異なるサービス品質のセルの転送制御を行う手段としての制御回路 4 とを備えた優先制御回路 1 である。

【0019】ここで、本発明の特徴とするところは、バッファ 2 を複数のサービスクラスに対して共通に設け、このバッファ 2 には四つのしきい値①～④が設定され、制御回路 4 は、四つのしきい値①～④とバッファ 2 のセル蓄積数との比較結果にしたがってサービスクラス毎にそれぞれ異なる転送制御を行うところにある。

【0020】二つのサービスクラスは、端末からのセル送出のレート制御を行うクラスおよびレート制御を行わないクラスであり、レート制御を行わないクラスについてセル廃棄を開始するしきい値を第二しきい値②、レート制御を行うクラスのセルについてレート制御を開始するしきい値を第一しきい値①、レート制御を行うクラスのセルについてレート制御を解除するしきい値を第三しきい値③、レート制御を行わないクラスのセルについてセル廃棄を解除するしきい値を第四しきい値④とすると、

第二しきい値② \geq 第一しきい値① \geq 第三しきい値③ \geq 第四しきい値④

である。

【0021】

【実施例】

（第一実施例）本発明第一実施例の優先制御回路 1 について説明する。本発明第一実施例の優先制御回路 1 は要求品質の異なるトラヒック A および B のセルに対してトラヒック A のセルを優先する優先制御を行う。バッファ 2 は複数のしきい値を設定できる単一バッファである。読出制御回路 3 はバッファ 2 からのセル読出しを制御する。制御回路 4 はしきい値毎に異なる優先制御を行う。

【0022】優先制御回路 1 は、トラヒック A および B に対し、単一の出力バッファ 2 に設けた複数のしきい値①～④毎に行う異なる転送制御により優先制御を実現する。

【0023】ここで、優先制御回路 1 の詳細な構成を図 2 を参照して説明する。図 2 は優先制御回路 1 の詳細なブロック構成図である。入力回線 10 からセルが到来すると、トラヒック情報読出回路 11 はその VPI/VC1 からそのセルの属するサービスクラスを識別する。その識別結果は書込制御回路 15 に通知される。セル廃棄回路 12 は、書込制御回路 15 の指示にしたがって到来したセルを廃棄する。また、バッファ 2 は書込制御回路 15 の指示にしたがって到来したセルを蓄積する。バッファ 2 に蓄積されたセルは読出制御回路 3 の指示にしたがって出力回線 14 に送出される。アドレス管理テーブ

ル 1 6 は書込制御回路 1 5 および読出制御回路 3 のバッファ 2 へのセルの書込みおよび読出しのためのアドレス情報を管理する。しきい値判定回路 2 0 は書込制御回路 1 5 および読出制御回路 3 のセルの書込みおよび読出し状況を監視し、バッファ 2 内に設定されているしきい値とセル蓄積数との関係を検出する。しきい値判定回路 2 0 は、この検出結果を書込制御回路 1 5 およびレート制御回路 1 9 に通知する。書込制御回路 1 5 は、この検出結果にしたがってバッファ 2 へのセル書込みを実行したりセル廃棄回路 1 2 にセルの廃棄を指示する。また、レート制御回路 1 9 は、この検出結果にしたがって回線 1 8 を介して端末に送出レートを指示する。これら各部の制御は制御回路 4 が統括的に行っている。

【0 0 2 4】本発明第一実施例の優先制御回路 1 の動作を図 3 を参照して説明する。図 3 は本発明第一実施例の優先制御回路 1 の動作を説明するための図である。図 1 に示す優先制御回路 1 では、同一回線に多重されるセルのうち、トラヒック A および B のセルを単一のバッファ 2 に蓄積し、読出制御回路 3 による読出制御により送出する。また、このバッファ 2 に設けたトラヒック A および B のセル蓄積数に対応するしきい値を蓄積されたセルが超えると、あらかじめ定められた制御を行い優先制御が実施される。

【0 0 2 5】このように、本発明第一実施例の優先制御回路 1 では、トラヒック A および B のそれぞれのセルに対して、別々のバッファを設ける必要がなくなり、優先制御の効率化が図れる。

【0 0 2 6】優先制御回路 1 は、トラヒック A およびトラヒック B を 4 つのしきい値がそれぞれ別々の値を持つ単一のバッファ 2 に蓄積し、図 3 に示すように、トラヒック A に対してレート制御を開始するしきい値①、トラヒック B に対してセル廃棄を開始するしきい値②、トラヒック A に対してレート制御を解除するしきい値③、およびトラヒック B に対してセル廃棄を解除するしきい値④を用いて優先制御を行う。

【0 0 2 7】トラヒック A とトラヒック B とを単一のバッファ 2 に蓄積し、読出制御回路 3 による読出制御によりセルを送出する。トラヒックが集中し、優先制御回路 1 のバッファ 2 において蓄積されたセルがしきい値①を超えると、トラヒック A に対してレート制御を開始する。また、しきい値①を越えてさらにセルが蓄積され、蓄積されたセルがしきい値②を超えると、トラヒック B に対してセル廃棄を開始する。このとき、しきい値②を越えて蓄積されるセルはトラヒック A のセルだけとする。トラヒック A に対してレート制御が行われているとき、トラヒックが減少し、蓄積されたセル数がしきい値③以下になれば、トラヒック A に対してレート制御を解除する。また、トラヒック B に対してセル廃棄が行われているとき、さらにバッファ 2 に蓄積されたセル数が減少し、しきい値④以下になれば、トラヒック B に対して

セル廃棄を解除する。

【0 0 2 8】すなわち図 3 に示すように、セル蓄積数がしきい値④未満であれば、トラヒック A についてはそのセル送出レートは無制御である。トラヒック B のセルについてはバッファ 2 に書込む。

【0 0 2 9】セル蓄積数がしきい値④以上でありしきい値③未満であれば、トラヒック A についてはそのセル送出レートは無制御である。トラヒック B のセルについては、セル蓄積数が増加途中であれば未だバッファ 2 に書込む。セル蓄積数が一度しきい値を超え、セル廃棄が開始された後に減少途中であればセル廃棄中である。

【0 0 3 0】セル蓄積数がしきい値③以上であり①未満であれば、トラヒック A については、セル蓄積数が増加途中であれば未だそのセル送出レートを無制御とする。トラヒック B のセルについては、セル蓄積数が増加途中であれば未だバッファ 2 に書込む。セル蓄積数が一度しきい値を超え、レート制御およびセル廃棄が開始された後に減少途中であれば、トラヒック A についてはレート制御中であり、トラヒック B のセルについてはセル廃棄中である。

【0 0 3 1】セル蓄積数がしきい値①以上②未満であれば、トラヒック A については、セル蓄積数が増加途中であればセル送出レートの制御を開始する。トラヒック B のセルについては、セル蓄積数が増加途中であれば未だバッファの書込みを行う。セル蓄積数が一度しきい値を超え、レート制御およびセル廃棄が開始された後に減少途中であれば、トラヒック A についてはレート制御中であり、トラヒック B のセルについてはセル廃棄中である。

【0 0 3 2】セル蓄積数がしきい値②以上であれば、トラヒック A についてはレート制御中であり、トラヒック B についてはセル廃棄中である。

【0 0 3 3】ただし、各しきい値の大小関係は、しきい値②はしきい値①より大きく、しきい値①はしきい値③より大きく、しきい値③はしきい値④より大きいものとする。

【0 0 3 4】このような大小関係を無視すると本発明の優先制御は不可能である。すなわち、仮に、しきい値①よりもしきい値②を小さく設定すると、バッファ 2 のセル蓄積数がしきい値①としきい値②との間に達する輻輳時に、トラヒック B のセルがトラヒック A のセルよりも優先的に廃棄される。したがって、セル蓄積数がしきい値②を一度超えるとトラヒック A が全ての通信帯域を使用してしまう。そして、トラヒック B のセルが送出されなくなる。

【0 0 3 5】また、仮に、しきい値①よりもしきい値③を大きく設定すると、セル蓄積数が一度しきい値③を超えるとトラヒック A のセルの送出レートが下がらなくなってしまう。

【0 0 3 6】また、仮に、しきい値③よりもしきい値④

を大きく設定すると、トラヒック B のセル廃棄の解除が、トラヒック A のレート制御の解除よりも先に行われる。このため、トラヒック A のレートが上昇せず、トラヒック B がトラヒック A に影響を与える。

【0037】ここでは、トラヒック A は ABR トラヒック、トラヒック B は UBR トラヒックを想定して説明するが、これは ABR および UBR に限らず、ATM レイヤにおいてレート制御のあるサービスのトラヒックおよび ATM レイヤにおいてレート制御の存在しないサービスのトラヒックを有する他の方式に適用することもできる。

【0038】（第二実施例）本発明第二実施例の優先制御回路 1 を図 4 を参照して説明する。図 4 は本発明第二実施例の優先制御回路 1 を説明するための図である。本発明第二実施例の優先制御回路 1 は、トラヒック A およびトラヒック B を上述の 4 つのしきい値①～④のうち、しきい値③および④が同じ値を持つ単一のバッファ 2 に蓄積して優先制御を行う例である。

【0039】本発明第二実施例の動作を図 5 を参照して説明する。図 5 は本発明第二実施例の優先制御回路の動作を説明するための図である。まず、トラヒック A および B のセルを単一のバッファ 2 に蓄積し、読出制御回路 3 による読出制御によりセルを送出する。トラヒックが集中し、優先制御回路 1 のバッファ 2 において蓄積されたセルがしきい値①を超えると、トラヒック A に対してレート制御を開始する。また、しきい値①を越えてさらにセルが蓄積され、蓄積されたセルがしきい値②を超えると、トラヒック B に対してセル廃棄を開始する。トラヒックが減少し、蓄積されたセル数がしきい値③以下になれば、トラヒック A に対してレート制御を解除し、かつトラヒック B に対してセル廃棄を解除する。

【0040】すなわち図 5 に示すように、セル蓄積数がしきい値③＝④未満であれば、トラヒック A についてはそのセル送出レートは無制御である。トラヒック B のセルについてはバッファ 2 に書込む。

【0041】セル蓄積数がしきい値③＝④以上でありしきい値①未満であれば、トラヒック A については、セル蓄積数が増加途中であれば未だそのセル送出レートは無制御とする。トラヒック B のセルについては、セル蓄積数が増加途中であれば未だバッファ 2 に書込む。セル蓄積数が一度しきい値を超え、レート制御およびセル廃棄が開始された後に減少途中であれば、トラヒック A についてはレート制御中であり、トラヒック B についてはセル廃棄中である。

【0042】セル蓄積数がしきい値①以上②未満であれば、トラヒック A については、セル蓄積数が増加途中であればセル送出レートの制御を開始する。トラヒック B のセルについては、セル蓄積数が増加途中であれば未だバッファ 2 の書込みを行う。セル蓄積数が一度しきい値を超え、レート制御およびセル廃棄が開始された後に減

少途中であれば、トラヒック A についてはレート制御中であり、トラヒック B についてはセル廃棄中である。

【0043】セル蓄積数がしきい値②以上であれば、トラヒック A については送出レートの制御中であり、トラヒック B についてはセル廃棄中である。

【0044】（第三実施例）本発明第三実施例を図 6 を参照して説明する。図 6 は本発明第三実施例の優先制御回路 1 を説明するための図である。本発明第三実施例では、トラヒック A およびトラヒック B を上述の 4 つのしきい値①～④のうち、しきい値①および②が同じ値を持つ単一のバッファ 2 に蓄積して優先制御を行う例である。

【0045】本発明第三実施例の優先制御回路 1 の動作を図 7 を参照して説明する。図 7 は本発明第三実施例の優先制御回路 1 の動作を説明するための図である。トラヒック A および B のセルを単一のバッファ 2 に蓄積し、読出制御回路 3 による読出制御によりセルを送出する。トラヒックが集中し、優先制御回路 1 のバッファ 2 において蓄積されたセルがしきい値①を超えると、トラヒック A に対してレート制御を開始し、かつトラヒック B に対してセル廃棄を開始する。その後にトラヒックが減少し、蓄積されたセル数がしきい値③以下になれば、トラヒック A に対してレート制御を解除する。そして、さらにバッファ 2 に蓄積されたセル数が減少してしきい値④以下になれば、トラヒック B に対してセル廃棄を解除する。

【0046】すなわち図 7 に示すように、セル蓄積数がしきい値④未満であれば、トラヒック A についてはそのセル送出レートは無制御である。トラヒック B のセルについてはバッファ 2 に書込む。

【0047】セル蓄積数がしきい値④以上でありしきい値③未満であれば、トラヒック A についてはそのセル送出レートは無制御である。トラヒック B のセルについては、セル蓄積数が増加途中であれば未だバッファ 2 に書込む。セル蓄積数が一度しきい値を超え、セル廃棄が開始された後に減少途中であればセル廃棄中である。

【0048】セル蓄積数がしきい値③以上であり①＝②未満であれば、トラヒック A については、セル蓄積数が増加途中であれば未だその送出レートは無制御とする。トラヒック B のセルについては、セル蓄積数が増加途中であれば未だバッファ 2 に書込む。セル蓄積数が一度しきい値を超え、レート制御およびセル廃棄が開始された後に減少途中であれば、トラヒック A についてはレート制御中であり、トラヒック B についてはセル廃棄中である。

【0049】セル蓄積数がしきい値①＝②以上であれば、トラヒック A についてはセル送出レートの制御中であり、トラヒック B についてはセル廃棄中である。

【0050】（第四実施例）本発明第四実施例を図 8 を参照して説明する。図 8 は本発明第四実施例の優先制御

回路 1 を説明するための図である。本発明第四実施例では、トラヒック A およびトラヒック B を上述の 4 つのしきい値①～④のうち、しきい値①および②が同じ値を持ち、しきい値③および④が同じ値を持つ単一のバッファ 2 に蓄積して優先制御を行う例である。

【0051】本発明第四実施例の優先制御回路 1 の動作を図 9 を参照して説明する。図 9 は本発明第四実施例の優先制御回路 1 の動作を説明するための図である。トラヒック A および B のセルを単一のバッファ 2 に蓄積し、読出制御回路 3 による読出制御によりセルを送出する。トラヒックが集中し、優先制御回路 1 のバッファ 2 において蓄積されたセルが、しきい値①を超えると、トラヒック A に対してレート制御を開始し、かつトラヒック B に対してセル廃棄を開始する。その後トラヒックが減少し、蓄積されたセル数がしきい値③以下になれば、トラヒック A に対してレート制御を解除し、かつトラヒック B に対してセル廃棄を解除する。

【0052】すなわち図 9 に示すように、セル蓄積数がしきい値③＝④未満であれば、トラヒック A についてはそのセル送出レートは無制御である。トラヒック B のセルについてはバッファ 2 に書込む。

【0053】セル蓄積数がしきい値③＝④以上であり①＝②未満であれば、トラヒック A については、セル蓄積数が増加途中であれば未だそのセル送出レートを無制御とする。トラヒック B のセルについては、セル蓄積数が増加途中であれば未だバッファ 2 に書込む。セル蓄積数が一度しきい値を超え、レート制御およびセル廃棄が開始された後に減少途中であれば、トラヒック A についてはレート制御中であり、トラヒック B についてはセル廃棄中である。

【0054】セル蓄積数がしきい値①＝②以上であれば、トラヒック A については送出レートの制御中であり、トラヒック B についてはセル廃棄中である。

【0055】（実施例まとめ）ここまで、トラヒック A および B を 4 つのしきい値①～④を設け、単一のバッファ 2 に蓄積する優先制御回路 1 の実施例について説明したが、トラヒック A に対してレート制御を開始するしきい値①、トラヒック B に対してセル廃棄を開始するしきい値②、トラヒック A に対してレート制御を解除するしきい値③、およびトラヒック B に対してセル廃棄を解除するしきい値④について、各しきい値①～④の大小関係が、しきい値②はしきい値①より大きいまたは等しく、しきい値①はしきい値③より大きいまたは等しく、しきい値③はしきい値④より大きいまたは等しいという条件を満たしていれば、種々の条件の変更は自由である。

【0056】また、トラヒック B は、UBR+ のように最低帯域を保証するトラヒックとし、しきい値②におい

て最低帯域以上のセルだけを廃棄する方式とすることもできる。

【0057】また、論理的なバッファの大きさを動的に決められない場合がある。この場合にバッファが一つであれば、複数のバッファを用意する場合よりもバッファの分割損がなくなる。さらに、従来の技術では複数のバッファがあるため、そのための複数の読出しが行われる。このとき、セルをどの順序で送り出すかというきわめて煩雑な処理を要し、これを決定する調整回路が必要である。しかし、本発明では、バッファ読出しは 1 箇所となり、セル送り出し調整制御回路は不要となる。

【0058】

【発明の効果】以上説明したように、本発明によれば、単一のバッファを用いてサービス形態の異なるセルをそれぞれ転送制御することができる。また、セル送出順序の制御が不要となり、簡単な制御によりサービス形態の異なるセルをそれぞれ転送制御することができる。

【図面の簡単な説明】

【図 1】本発明第一実施例の優先制御回路のブロック構成図。

【図 2】優先制御回路の詳細なブロック構成図。

【図 3】本発明第一実施例の優先制御回路の動作を説明するための図。

【図 4】本発明第二実施例の優先制御回路を説明するための図。

【図 5】本発明第二実施例の優先制御回路の動作を説明するための図。

【図 6】本発明第三実施例の優先制御回路を説明するための図。

【図 7】本発明第三実施例の優先制御回路の動作を説明するための図。

【図 8】本発明第四実施例の優先制御回路を説明するための図。

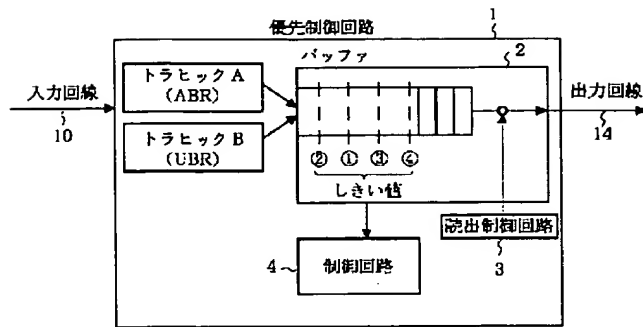
【図 9】本発明第四実施例の優先制御回路の動作を説明するための図。

【図 10】従来例の優先制御回路を説明するための図。

【符号の説明】

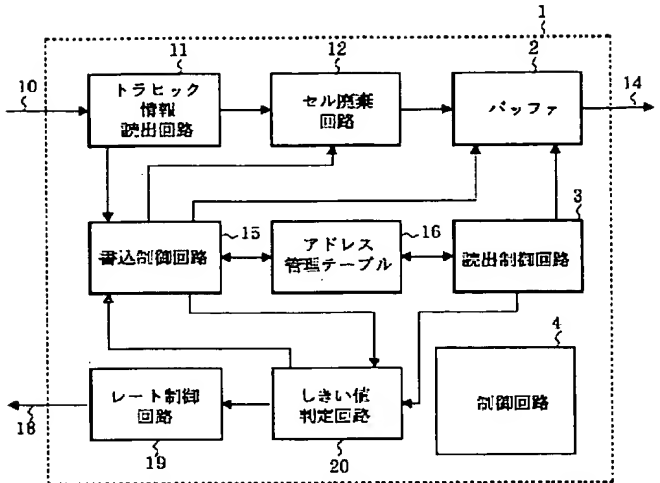
- 1 優先制御回路
- 2、30 バッファ
- 3 読出制御回路
- 4 制御回路
- 10、14、18 回線
- 11 トラヒック情報読出回路
- 12 セル廃棄回路
- 15 番込制御回路
- 16 アドレス管理テーブル
- 19 レート制御回路
- 20 しきい値判定回路

【図 1】

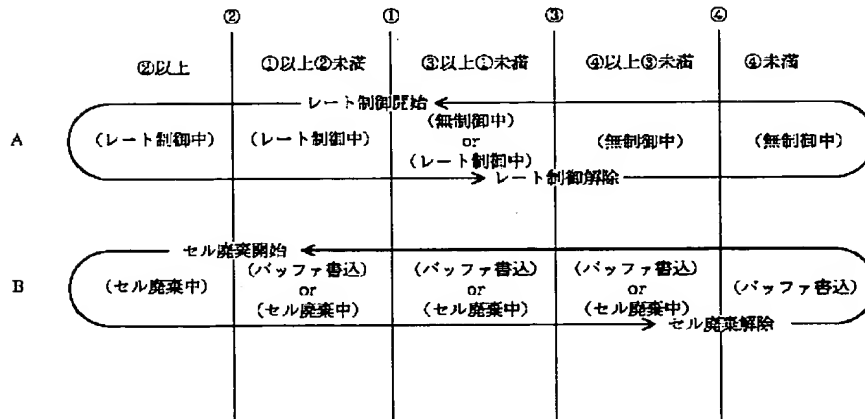


しきい値 1: ABR トラヒックのレート制御開始
 しきい値 2: UBR トラヒックのセル廃棄開始
 しきい値 3: ABR トラヒックのレート制御解除
 しきい値 4: UBR トラヒックのセル廃棄解除

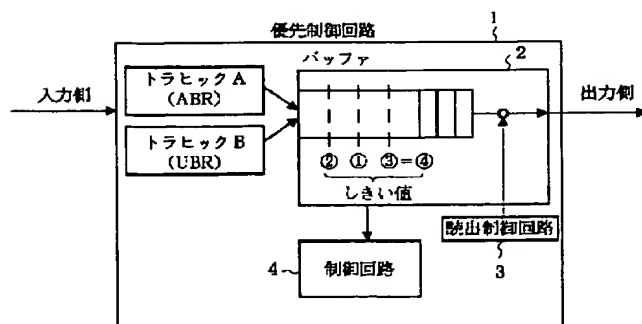
【図 2】



【図 3】

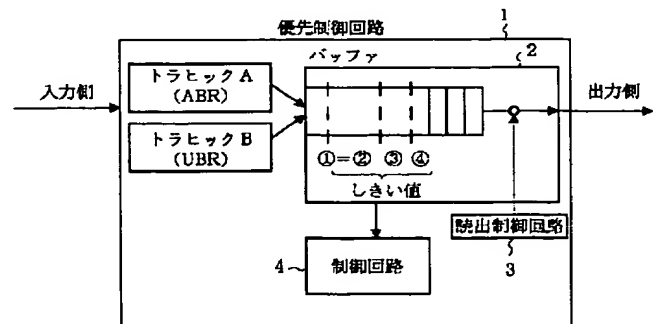


【図 4】



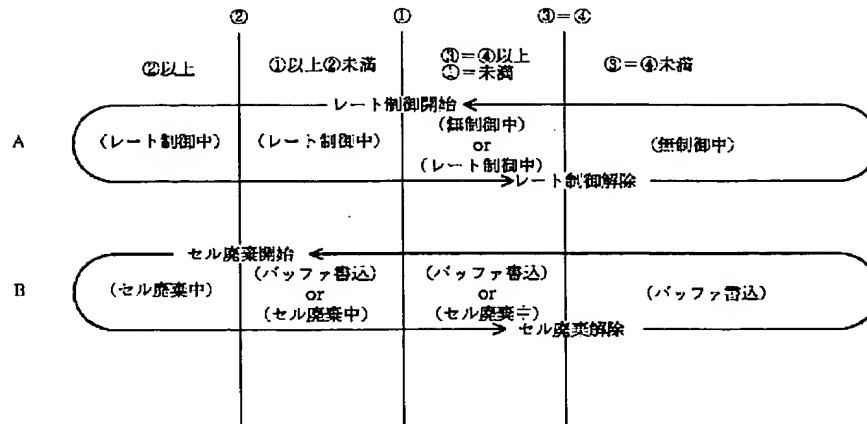
しきい値 1: ABR トラヒックのレート制御開始
 しきい値 2: UBR トラヒックのセル廃棄開始
 しきい値 3: ABR トラヒックのレート制御解除
 しきい値 4: UBR トラヒックのセル廃棄解除

【図 6】

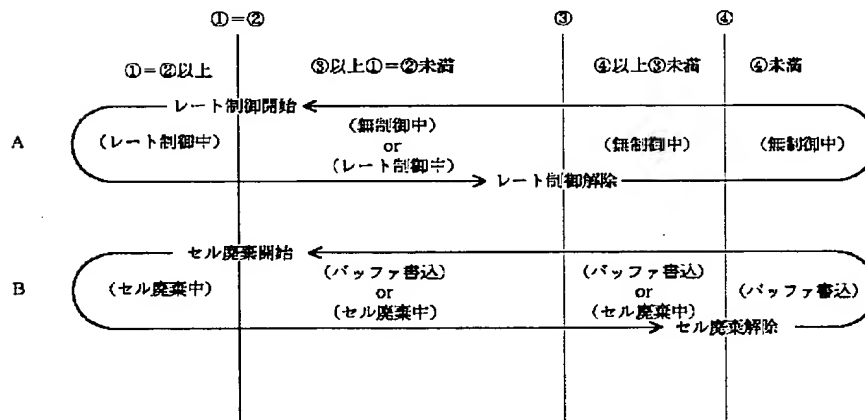


しきい値 1: ABR トラヒックのレート制御開始
 しきい値 2: UBR トラヒックのセル廃棄開始
 しきい値 3: ABR トラヒックのレート制御解除
 しきい値 4: UBR トラヒックのセル廃棄解除

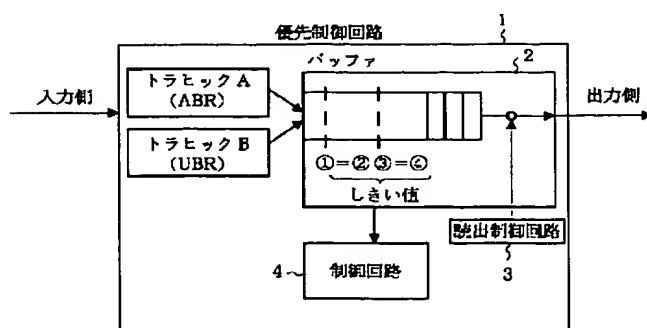
【図 5】



【図 7】

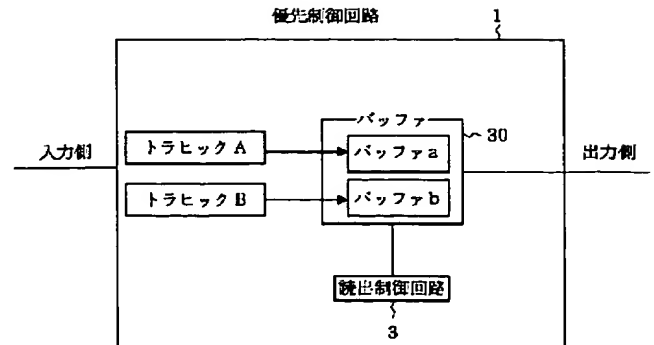


【図 8】

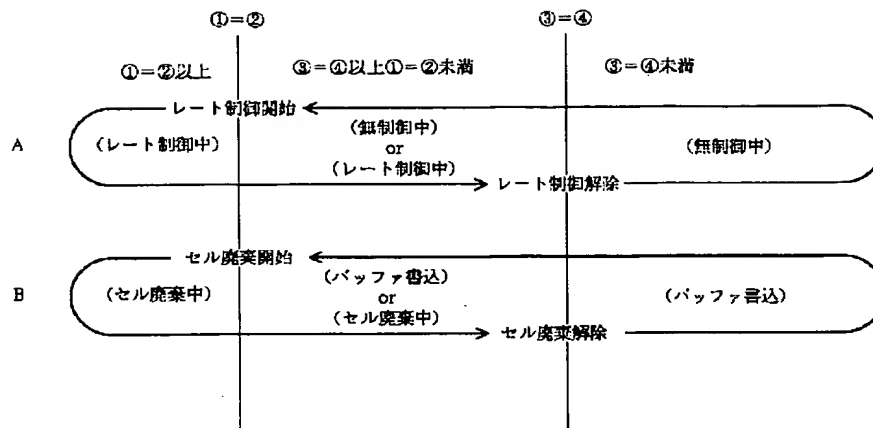


しきい値 1: ABR トラフィックのレート制御開始
 しきい値 2: UBR トラフィックのセル廃棄開始
 しきい値 3: ABR トラフィックのレート制御解除
 しきい値 4: UBR トラフィックのセル廃棄解除

【図 10】



【図 9】



フロントページの続き

(12) 発明者 上田 裕巳
 東京都新宿区西新宿三丁目19番2号 日本
 電信電話株式会社内